

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-54860

(43) 公開日 平成8年(1996)2月27日

(51) Int.Cl.⁶

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

庁内整理番号

F I

技術表示箇所

5 7 5

審査請求 未請求 請求項の数25 O L (全 15 頁)

(21) 出願番号 特願平6-245453

(22) 出願日 平成6年(1994)10月11日

(31) 優先権主張番号 特願平5-252922

(32) 優先日 平5(1993)10月8日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平6-127406

(32) 優先日 平6(1994)6月9日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 佐々木 逸夫

東京都世田谷区三宿 2-4-5

(72) 発明者 鈴木 八十二

兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内

(72) 発明者 加藤 博文

兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内

(74) 代理人 弁理士 鈴江 武彦

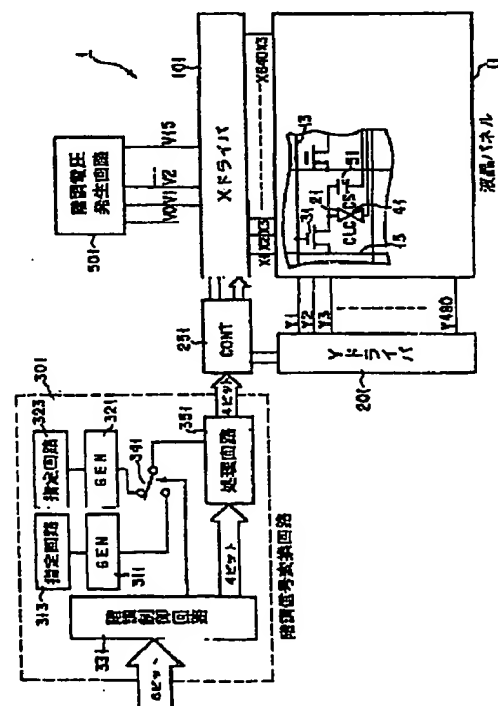
最終頁に続く

(54) 【発明の名称】 多階調表示装置および多階調表示方法

(57) 【要約】

【目的】 少ない電圧レベル数でフリッカ等のない多階調の表示を実現する。

【構成】 多階調表示装置は、mフレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路311と、n(nはmよりも大きい正の整数)フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路321と、入力される多階調表示データが第1または第2階調パターンに基づく一表示階調に対応する場合、第1または第2階調パターン発生回路311, 321のいずれか一方の出力に基づいて一電圧レベルを選択して出力する選択回路341とを備える。



1

【特許請求の範囲】

【請求項1】 入力される多階調表示データに応じて所定の電圧レベルが選択されて画像表示を行なう多階調表示装置において、

複数の表示画素を備える表示パネルと、

m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、

n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、

前記多階調表示データが前記第1階調パターンまたは前記第2階調パターンに基づく一表示階調に対応する場合、前記第1階調パターン発生回路または前記第2階調パターン発生回路のいずれか一方の出力に基づいて前記所定の電圧レベルの内の一電圧レベルを選択して出力する選択制御手段とを備えることを特徴とする多階調表示装置。

【請求項2】 前記多階調表示データは、 k (k は2よりも大きい正の整数) ビットのデジタル信号であることを特徴とする請求項1に記載の多階調表示装置。

【請求項3】 2^{k+1} 個よりも少ない電圧レベルが設定されていることを特徴とする請求項2に記載の多階調表示装置。

【請求項4】 2^{k+1} 個よりも少ない電圧レベルを供給する階調電圧発生回路を備えることを特徴とする請求項3に記載の多階調表示装置。

【請求項5】 入力される k (k は2よりも大きい正の整数) ビット多階調表示データに応じて画像表示を行なう多階調表示装置において、

複数の表示画素を備える表示パネルと、

2^i (i は $k+1$ よりも小さい正の整数) 個の電圧レベルの階調電圧が設定される階調電圧発生回路と、

m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、

n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、

前記多階調表示データが前記電圧レベルに対応する場合、 k ビット多階調表示データを前記一電圧レベルに対応する $(i-1)$ ビット多階調表示データに変換して出力する選択制御手段とを備えることを特徴とする多階調表示装置。

【請求項6】 前記階調電圧発生回路は、一階調電圧として所定期間毎に2つの電圧レベルを備える $2^{(i-1)}$ 個の方形波電圧を発生することを特徴とする請求項5に記載の多階調表示装置。

【請求項7】 入力される k (k は2よりも大きい正の整数) ビット多階調表示データに応じて画像表示を行な

2

う多階調表示装置において、

複数の表示画素を備える表示パネルと、

2^i (i は $k+1$ よりも小さい正の整数) 個の電圧レベルの階調電圧が設定される階調電圧発生回路と、

m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、

n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、

前記多階調表示データが前記第1階調パターンもしくは前記第2階調パターンの表示階調に対応する場合、 k ビット多階調表示データを前記第1階調パターン発生回路もしくは前記第2階調パターン発生回路の出力に基づき前記一電圧レベルに対応する $(i-1)$ ビット多階調表示データに変換して出力する選択制御手段とを備えることを特徴とする多階調表示装置。

【請求項8】 前記階調電圧発生回路は、一階調電圧として所定期間毎に2つの電圧レベルを備える $2^{(i-1)}$ 個の方形波電圧を発生することを特徴とする請求項5に記載の多階調表示装置。

【請求項9】 多階調表示データに基づいて少なくとも一電圧レベルを選択して画像表示を行なう複数の表示画素を備える表示パネルと、

m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、

n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、

入力される k (k は2よりも大きい正の整数) ビット多階調表示データを j ビット多階調表示データに変換する表示データ変換手段と、

k ビット多階調表示データが前記第1階調パターンに基づく一表示階調に対応する場合は前記 j ビット多階調表示データを前記第1階調パターンに基づいて演算処理を施し、前記第2階調パターンに基づく一表示階調に対応する場合は前記第2階調パターンに基づいて演算処理を施して出力する演算処理回路とを備えることを特徴とする多階調表示装置。

【請求項10】 前記第1階調パターン発生回路は連続する m フレーム期間で一表示階調が得られるように複数の表示画素を第1制御単位として制御する第1階調パターンを発生し、第2階調パターン発生回路は連続する n フレーム期間で他の一表示階調が得られるように複数の表示画素を第2制御単位として制御する第2階調パターンを発生することを特徴とする請求項9に記載の多階調表示装置。

【請求項11】 前記第1階調パターン発生回路は $m \times m$ 個の表示画素を第1制御単位として制御し、第2階調

3

パターン発生回路は $n \times n$ 個の表示画素を第2制御単位として制御することを特徴とする請求項10に記載の多階調表示装置。

【請求項12】 前記第1階調パターン発生回路は $m \times m$ 個の階調補助データから成る第1テーブルが m 枚で構成される第1階調パターンを備え、第2階調パターン発生回路は $n \times n$ 個の階調補助データから成る第2テーブルが n 枚で構成される第2階調パターンを備えることを特徴とする請求項11に記載の多階調表示装置。

【請求項13】 前記選択制御手段は、 m 枚の前記第1テーブルを、前記第1テーブルの軸が異なる順序となるよう選択することを特徴とする請求項12に記載の多階調表示装置。

【請求項14】 前記選択制御手段は、 n 枚の前記第2テーブルを、前記第2テーブルの軸が異なる順序となるよう選択することを特徴とする請求項12に記載の多階調表示装置。

【請求項15】 前記第1制御単位および第2制御単位は、略正方配列されていることを特徴とする請求項10に記載の多階調表示装置。

【請求項16】 前記第1階調パターンおよび第2階調パターンは、魔法陣もしくは完全魔法陣に基づき構成されていることを特徴とする請求項10に記載の多階調表示装置。

【請求項17】 前記第1階調パターン発生回路および第2階調パターン発生回路は、前記 k ビット多階調表示データに応じて前記第1階調パターンもしくは前記第2階調パターン中から階調補助データを抽出するフレームカウンタ、ラインカウンタおよびカラムカウンタを備えることを特徴とする請求項10に記載の多階調表示装置。

【請求項18】 入力される多階調表示データに応じて所定の電圧レベルを選択して画像表示を行なう多階調表示方法において、

入力される前記多階調表示データが前記所定の電圧レベルの内の第1電圧レベルと前記第1電圧レベルよりも小さい第2電圧レベルの中間の電圧レベルに対応する場合、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路とのいずれか一方の出力に基づいて前記所定の電圧レベルの内の一電圧レベルを選択して出力する選択制御手段とを備えることを特徴とする多階調表示方法。

【請求項19】 入力される k (k は2よりも大きい正の整数) ビット多階調表示データに応じて画像表示を行なう多階調表示方法において、

前記 k ビット多階調表示データが予め設定された 2^i (i は $k+1$ よりも小さい正の整数) 個の電圧レベルの

4

一前記電圧レベルに対応する場合、前記 k ビット多階調表示データを前記一電圧レベルに対応する $(i-1)$ ビット多階調表示データに変換して出力し、

前記 k ビット多階調表示データが予め設定された 2^i 個の電圧レベルのいずれにも対応しない場合、前記 k ビット多階調表示データを、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路のいずれか一方の出力に基づき $(i-1)$ ビット多階調表示データに変換して出力することを特徴とする多階調表示方法。

【請求項20】 入力される多階調表示データに応じて所定の電圧レベルが選択されて画像表示を行なう多階調表示装置において、

複数の表示画素を備える表示パネルと、

m (m は2以上の正の整数) フレーム期間で一表示階調が得られる階調パターンを発生する階調パターン発生回路と、

前記多階調表示データが前記階調パターンに基づく一表示階調に対応する場合、前記階調パターン発生回路の出力に基づいて前記所定の電圧レベルの内の一電圧レベルを選択して出力する選択制御手段とを備え、前記階調パターンは魔法陣もしくは完全魔法陣に基づき構成されることを特徴とする多階調表示装置。

【請求項21】 前記階調パターン発生回路は連続する m フレーム期間で1表示階調が得られるように複数の表示画素を制御単位として制御する階調パターンを発生することを特徴とする請求項20に記載の多階調表示装置。

【請求項22】 前記階調パターン発生回路は $m \times m$ 個の表示画素を制御単位として制御することを特徴とする請求項21に記載の多階調表示装置。

【請求項23】 前記階調パターンは $m \times m$ 個の階調補助データからなるテーブルが m 枚で構成されることを特徴とする請求項22に記載の多階調表示装置。

【請求項24】 前記選択制御手段は、 m 枚の前記テーブルを、前記テーブルの軸が異なる順序となるよう選択することを特徴とする請求項21に記載の多階調表示装置。

【請求項25】 前記制御単位は、略正方配列されていることを特徴とする請求項21に記載の多階調表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示装置、エレクトロミネッセンス (EL) 表示装置等の表示装置に係り、特に多階調表示を可能とする多階調表示装置および多階調表示方法に関する。

【0002】

【従来の技術】近年、液晶表示装置に代表される表示装置には、高精細化は勿論のこと、多階調表示の要求が高まっている。薄膜トランジスタ（以下、TFTと略称する。）等のスイッチ素子が複数の表示画素の各々に設けられるアクティブマトリクス型の液晶表示装置を例にとると、この液晶表示装置は複数の画素電極、これら画素電極に対向する対向電極、およびこれら画素電極と対向電極との間に保持される液晶組成物を有する。一般に、このような構造の液晶表示装置は、各フレーム（F）期間保持される駆動電圧を各表示画素の電極間に印加することにより画像表示を行なう。

【0003】このように駆動される液晶表示装置において例えば64（ $=2^6$ ）階調という多階調表示を実現する場合、液晶組成物の劣化を防止するため交流駆動する必要から64×2段階もの電圧レベルを必要とする。

【0004】しかし、64×2段階もの電圧レベルを備えた駆動電圧を用意することは、駆動回路用ICの消費電力あるいはコストの増大を招くことから好ましい方式ではない。

【0005】他の駆動方式としては、パルス幅変調方式が知られている。この方式では、画素電極に印加される駆動電圧の電圧レベルを表示階調に応じて変化させる代わりに、駆動電圧の印加期間、すなわちパルス幅を表示階調に応じて変化させる。

【0006】しかしながら、パルス幅変調方式も、64（ $=2^6$ ）階調等の多階調の表示においては駆動回路の複雑化や制御の困難性を招くといった問題がある。最近ではフレーム・レート・コントロール（FRC）方式が上述の問題点を解決して多階調表示を実現するために開発された。この方式は、連続する複数のフレーム（F）期間を1周期として1表示期間を構成し、1表示期間において画素電極に所定レベルの駆動電圧を印加することにより表示画素をONするフレーム期間（F）数を制御する。特開平2-115893号はこのFRC方式を用いた液晶表示装置で発生するフリッカを防止できる技術を開示する。この技術では、複数の隣接表示画素が一制御単位とされ、隣接表示画素間でONされるフレーム期間（F）数が変化する。上述のFRC方式は、駆動電圧の電圧レベルを変化させる必要をなくすることができるうえ、パルス幅変調方式で生じた不都合も解消できる。

【0007】

【発明が解決しようとする課題】しかしながら、より多くの階調表示をFRC方式において実現させるためには、1表示期間を構成するフレーム期間（F）数をさらに増大させる必要がある。例えば、64（ $=2^6$ ）階調等の多階調表示を実現させようすると、このフレーム期間（F）数の増大に伴い、視覚的に多階調表示が認識されなくなったり、フリッカが発生するといった問題を引き起こしてしまう。

【0008】本発明の目的は、上記した技術課題に対処するために成されたものであって、表示品位の低下およびフリッカ等の発生を招くことなく多階調表示を実現できる多階調表示装置および多階調表示方法を提供することにある。

【0009】

【課題を解決するための手段】本発明の第1観点によれば、入力される多階調表示データに応じて所定の電圧レベルが選択されて画像表示を行なう多階調表示装置において、複数の表示画素を備えた表示パネルと、m（mは2以上の正の整数）フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、n（nはmよりも大きい正の整数）フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、入力される多階調表示データが第1階調パターンまたは第2階調パターンに基づく一表示階調に対応する場合、第1階調パターン発生回路または第2階調パターン発生回路のいずれか一方の出力に基づいて所定の電圧レベルの内の一電圧レベルを選択して出力する選択制御手段とを備えた多階調表示装置が提供される。

【0010】本発明の第2観点によれば、入力されるk（kは2よりも大きい正の整数）ビット多階調表示データに応じて画像表示を行なう多階調表示装置において、複数の表示画素を備えた表示パネルと、 2^i （iはk+1よりも小さい正の整数）個の電圧レベルの階調電圧を発生する階調電圧発生回路と、m（mは2以上の正の整数）フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、n（nはmよりも大きい正の整数）フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、多階調表示データが一電圧レベルに対応する場合、kビット多階調表示データを一電圧レベルに対応する（i-1）ビット多階調表示データに変換して出力する選択制御手段とを備えた多階調表示装置が提供される。

【0011】本発明の第3観点によれば、入力されるk（kは2よりも大きい正の整数）ビット多階調表示データに応じて画像表示を行なう多階調表示装置において、複数の表示画素を備えた表示パネルと、 2^i （iはk+1よりも小さい正の整数）個の電圧レベルの階調電圧を発生する階調電圧発生回路と、m（mは2以上の正の整数）フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、n（nはmよりも大きい正の整数）フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、多階調表示データが第1階調パターンもしくは第2階調パターンの表示階調に対応する場合、kビット多階調表示データを第1階調パターン発生回路もしくは第2階調パターン発生回路の出力に基づき一電

7

圧レベルに対応する $(i-1)$ ビット多階調表示データに変換して出力する選択制御手段とを備えた多階調表示装置が提供される。

【0012】本発明の第4観点によれば、多階調表示データに基づいて電圧レベル群の内の一電圧レベルを選択して画像表示を行なう複数の表示画素を備えた表示パネルと、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路と、入力される k (k は j よりも大きい正の整数) ビット多階調表示データを j ビット多階調表示データに変換する表示データ変換手段と、 k ビット多階調表示データが第1階調パターンに基づく一表示階調に対応する場合は j ビット多階調表示データを第1階調パターンに基づいて演算処理を施し、第2階調パターンに基づく一表示階調に対応する場合は第2階調パターンに基づいて演算処理を施して出力する演算処理回路とを備えた多階調表示装置が提供される。

【0013】本発明の第5観点によれば、入力される多階調表示データに応じて所定の電圧レベルを選択して画像表示を行なう多階調表示方法において、入力される多階調表示データが所定の電圧レベルの内の第1電圧レベルと第1電圧レベルよりも小さい第2電圧レベルの中間の電圧レベルに対応する場合、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路とのいずれか一方の出力に基づいて所定の電圧レベルの内の一電圧レベルを選択して出力する多階調表示方法が提供される。

【0014】本発明の第6観点によれば、入力される k (k は2よりも大きい正の整数) ビット多階調表示データに応じて画像表示を行なう多階調表示方法において、 k ビット多階調表示データが予め用意された 2^i (i は $k+1$ よりも小さい正の整数) 個の電圧レベルの一電圧レベルに対応する場合、 k ビット多階調表示データを一電圧レベルに対応する $(i-1)$ ビット多階調表示データに変換して出力し、 k ビット多階調表示データが予め用意された 2^i 個の電圧レベルのいずれにも対応しない場合、 k ビット多階調表示データを、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路のいずれか一方の出力に基づき $(i-1)$ ビット多階調表示データに変換して出力する多階調表示方法が提供される。

8

【0015】本発明の第7観点によれば、入力される多階調表示データに応じて所定の電圧レベルが選択されて画像表示を行なう多階調表示装置において、複数の表示画素を備える表示パネルと、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる階調パターンを発生する階調パターン発生回路と、多階調表示データが階調パターンに基づく一表示階調に対応する場合、階調パターン発生回路の出力に基づいて所定の電圧レベルの内の一電圧レベルを選択して出力する選択制御手段とを備え、階調パターンは魔法陣もしくは完全魔法陣に基づき構成される多階調表示装置が提供される。

【0016】

【作用】本発明の第1から第6観点の装置および方法では、上記したように、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる第1階調パターンを発生する第1の階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で他の一表示階調が得られる第2階調パターンを発生する第2階調パターン発生回路とを備えている。

【0017】入力される多階調表示データが第1階調パターンもしくは第2階調パターンの表示階調に対応する場合、多階調表示データに基づき第1階調パターン発生回路と第2階調パターン発生回路のいずれか一方の出力に応じて予め用意された所定の電圧レベルに対応するよう変換される。このため、予め用意されない電圧レベルに対応する階調表示が可能となる。

【0018】また、多階調表示データに基づいて、異なるフレーム(F)期間で制御される第1階調パターン発生回路と第2階調パターン発生回路のいずれか一方の出力に応じて予め用意された所定の電圧レベルが選択されるため、多階調表示を実現する際にも制御すべきフレーム期間(F)数が大幅に増大することがなく、このためフリッカ等の発生がなく、しかも表示品位を損なうことなく多階調表示を実現することができる。

【0019】本発明の第7観点の装置では、上記したように、 m (m は2以上の正の整数) フレーム期間で一表示階調が得られる階調パターンを発生する階調パターン発生回路を備えている。

【0020】入力される多階調表示データが階調パターンの表示階調に対応する場合、多階調表示データに基づき階調パターン発生回路の出力に応じて予め用意された所定の電圧レベルに対応するよう変換される。このため、予め用意されない電圧レベルに対応する階調表示が可能となる。

【0021】また、多階調表示データに基づいて、異なるフレーム(F)期間で制御される階調パターン発生回路の出力に応じて予め用意された所定の電圧レベルが選択されるため、多階調表示を実現する際にも制御すべきフレーム期間(F)数が大幅に増大することがなく、このためフリッカ等の発生がなく、しかも表示品位を損な

うことなく多階調表示を実現することができる。

【0022】

【実施例】以下、本発明の一実施例に係るタイプマトリクス型の液晶表示装置を図面を参照して説明する。この液晶表示装置は64(=2⁶)階調で画像を表示するよう構成される。

【0023】この液晶表示装置1は、図1に示すように、(640×3)行×480列でマトリクス状に配列される表示画素を備えたカラー表示が可能な液晶パネル11と、この液晶パネル11に電気的に接続されるXドライバ101およびYドライバ201と、これらXドライバ101およびYドライバ201を制御する液晶コントローラ251と、外部から入力される6ビット階調表示データを4ビット階調表示データに変換して液晶コントローラ251に出力する階調信号変換回路301と、図3に示すように1フレーム(F)期間毎に基準電圧に対して極性反転される16個の方形波電圧からなる階調電圧(V0, V1, V2...V15)をXドライバ101に出力する階調電圧発生回路501とを備えて構成されている。尚、この実施例では、フレーム反転駆動を例にとっているが、よりフリッカ等の発生を防止するために、フレーム反転駆動にライン反転駆動等を組み合わせる場合は、1フレーム(F)期間毎に基準電圧に対して極性反転されると共に、所定の水平走査線期間毎にも基準電圧に対して極性反転される方形波電圧を階調電圧(V0, V1, V2...V15)として用いると良い。

【0024】この液晶パネル11は、いわゆるアクティブマトリクス型と呼ばれ、各表示画素電極21毎にTFT31が設けられている。TFT31に接続される走査線13には、シフトレジスタで構成されるYドライバ201から走査パルス(VG)が供給され、所定期間、TFT31が導通状態となる。これにより、Xドライバ101に接続された信号線15からの階調電圧がTFT31を介して表示画素電極21に書き込まれ、液晶容量(Clc)と、補助容量線51によって液晶容量(Clc)と並列に設けられる補助容量(Cs)とに1フレーム(F)期間保持され画像表示が成される仕組みとなっている。

【0025】Xドライバ101は、図2に示すように、入力される4ビット階調表示データをシフトクロック(CK)とスタートパルス(ST)に基づいて順次転送するシフトレジスタ111と、シフトレジスタ111からの出力を変換するデコーダ113と、デコーダ113の出力に応じて16個の階調電圧(V0, V1, ...V15)の内の一を選択して出力する選択回路115と、この出力を所定期間保持するラッチ回路117とを備えている。

【0026】次に、この液晶表示装置1の階調信号変換回路301について説明する。この階調信号変換回路301は、外部から入力される6ビット階調表示データを、階調電圧発生回路501に用意された16個の階調電圧(V0, V1, ...V15)のいずれかが選択されるように4ビ

ット階調表示データに変換する階調制御回路331を備えている。

【0027】変換された4ビット階調表示データが階調電圧発生回路501に予め用意された階調電圧に対応する場合、この4ビット階調表示データを演算処理することなく出力し、また、変換された4ビット階調表示データが、予め階調電圧発生回路501に用意された階調電圧の中間の階調に相当する場合、中間の階調を表現するための演算処理を施した後に出力する演算処理回路351とを備えている。

【0028】また、この階調信号変換回路301は、変換された4ビット階調表示データの演算処理を行なうための第1階調パターン発生回路311および第2階調パターン発生回路321に選択回路341を介して接続されている。尚、この選択回路341は、外部から入力される6ビット階調表示データが予め階調電圧発生回路501に用意された階調電圧間の中間の表示階調に対応する場合、表示階調に応じた階調制御回路331からの出力により第1階調パターン発生回路311または第2階調パターン発生回路321のいずれかを選択するよう機能するものである。

【0029】第1階調パターン発生回路311は、液晶パネル11の表示画素領域を、図4(a)に示すように、隣り合う4行、4列で構成された四角形状を成す16個の表示画素(4×4マトリクス)を第1制御単位とし、一表示画面を120行×480列のブロックに区切って制御するものである。第1階調パターン発生回路311は、連続する4フレーム(F)期間を第1表示期間として各第1制御単位を制御するものである。従って、各階調パターンは、一表示階調を実現するための16個の階調補助データから成る一テーブルが図10(a)~(d)に示すように4枚で一表示階調を実現するよう構成され、第1階調パターン発生回路311には、このような階調パターンが3階調分が記憶されている。

【0030】また、第2階調パターン発生回路321は、液晶パネル11の表示画素領域を、図4(b)に示すように、隣り合う6行、6列で構成された四角形状を成す36個の表示画素(6×6マトリクス)を第2制御単位とし、一表示画面を80行×320列のブロックに区切って制御するものである。第2階調パターン発生回路321は、連続する6フレーム(F)期間を第2表示期間として各第2制御単位を制御するものである。従って、各階調パターンは、一表示階調を実現するための36個の階調補助データから成る一テーブルが図11(a)~(f)に示すように6枚で一表示階調を実現するよう構成され、第2階調パターン発生回路321には、このような階調パターンが2階調分が記憶されている。

【0031】第1階調パターン発生回路311は、図10に示す各階調パターン中から第1から第4テーブルの一つを選択する4フレームカウンタ、一テーブル中から表

示画面素に対応した階調補助データを得るための4ラインカウンタおよび4カラムカウンタから成る第1指定回路313に接続されている。第2階調パターン発生回路321は、図11に示す各階調パターン中から第1から第6テーブルの一つを選択する6フレームカウンタ、一テーブル中から表示画面素に対応した階調補助データを得るための6ラインカウンタおよび6カラムカウンタから成る第2指定回路323に接続されている。

【0032】このようにして構成される階調信号変換回路301は、外部から入力される6ビット階調表示データを階調制御回路331により4ビット階調表示データに変換すると共に、変換された4ビット階調表示データが階調電圧発生回路501に予め用意された階調電圧に対応する場合、この4ビット階調表示データを演算処理回路351にて演算処理することなく液晶コントローラ251を介してXドライバ101に出力し、また、変換された4ビット階調表示データが、予め階調電圧発生回路501に用意された階調電圧の中間の階調に相当する場合、選択回路341によって選択されたいずれか一方の階調パターン発生回路311, 321の階調補助データに基づいて演算処理回路351で中間の表示階調が表現されるように演算処理し、この演算処理が施された4ビット階調表示データを液晶コントローラ251を介してXドライバ101に出力する。

【0033】以下に、この実施例の液晶表示装置1で用いられている中間の表示階調を実現する手法について詳述する。16個の方形波階調電圧(V_0, V_1, \dots, V_{15})が用意される液晶表示装置では、用意された各階調電圧(V_0, V_1, \dots, V_{15})の一つを選択することにより16階調の画像表示が可能となる。そこで、この液晶表示装置1では、16個の方形波階調電圧(V_0, V_1, \dots, V_{15})を用い、64階調の画像表示を実現するため、次のような表示動作を行なう。

【0034】一階調電圧(V_i) ($i=0, 1, 2, \dots, 14$)とこれに隣接する他の階調電圧(V_{i+1})との中間の1/4階調は、連続する4フレーム(F)期間のうちの3フレーム(F)期間において階調電圧(V_i)を選択し、残りの1フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により実現される。一階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})の間の2/4階調は、連続する4フレーム(F)期間のうちの2フレーム(F)期間において階調電圧(V_i)を選択し、残りの2フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により実現される。一階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})の間の3/4階調は、連続する4フレーム(F)期間のうちの1フレーム(F)期間において階調電圧(V_i)を選択し、残りの3フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により実現される。

【0035】一階調電圧(V_i)とこれに隣接する階調

電圧(V_{i+1})との中間の2/6階調は、連続する6フレーム(F)期間のうちの4フレーム(F)期間において階調電圧(V_i)を選択し、残りの2フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により実現される。一階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との中間の4/6階調は、連続する6フレーム(F)期間のうちの2フレーム(F)期間において階調電圧(V_i)を選択し、残りの4フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により実現される。

【0036】以上のように、フレーム(F)期間の制御と16個の階調電圧(V_0, V_1, \dots, V_{15})との組み合わせにより、図5に示す如く、理論的には91階調を実現することができる。この実施例では、91階調のうちで特に表示状態の好ましい64階調を選択することにより64階調の画像表示が行われる。この実施例は、階調電圧(V_0)と階調電圧(V_1)との間の2/6階調(図5中の理論階調3)と4/6階調(図5中の理論階調5)、階調電圧(V_1)と階調電圧(V_2)との間の2/6階調(図5中の理論階調9)を表示に用い、他の階調電圧(V_i)と階調電圧(V_{i+1})との間の2/6階調および4/6階調は表示に用いない。

【0037】また、連続する6フレーム(F)期間のうち5フレーム(F)期間において階調電圧(V_i)を選択し、残りの1フレーム(F)期間において階調電圧(V_{i+1})を選択する制御により階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の1/6階調等も実現することができ、これらと組み合わせることにより階調数を増大させることも可能である。1/4階調よりも小さい階調および3/4階調よりも大きい階調を利用すると、フリッカが一部の表示画像において視認されることがある。このため、このような階調は実施例において利用されない。

【0038】次に、この実施例で用いられる各階調パターンを図6から図11を参照して詳細に説明する。この実施例の各階調パターンの選定は、完全魔法陣もしくは魔法陣の概念に基づいて考えられている。

【0039】完全魔法陣とは、例えばN行、N列の $N \times N$ マトリクスの各マトリクスに1から N^2 までの連続する異なる数字が、各行、各列および各斜列で数字の合計がいずれも等しくなるように割り当てられて構成されるものである。また、魔法陣とは、例えばN行、N列の $N \times N$ マトリクスの各マトリクスに1から N^2 までの連続する異なる数字が、各行および各列で数字の合計がいずれも等しくなるように割り当てられて構成されるものである。

【0040】 $(4r+2) \times (4r+2)$ マトリクス(r は1以上の正の整数)を除くマトリクスにおいては、完全魔法陣が存在する。従って、この実施例の各階調パターン内の、 4×4 マトリクスは完全魔法陣に基づ

13

いて、 6×6 マトリクスは魔法陣に基づいて構成されている。

【0041】図6に 4×4 マトリクスの各マトリクスに1～16の異なる数字が割り当てられて成る完全魔法陣を示している。このような完全魔法陣は、例えば、 4×4 マトリクスの各マトリクスに1～4の数字が、各行、各列および各斜列で数字の合計がいずれも等しくなるように割り当てられて成る補助魔法陣から求めることができる。すなわち、図7に示すように、異なる2種類の補助魔法陣A、Bから、計算式 $[4 \times (a-1) + B]$

(式中、aおよびbは、それぞれ補助魔法陣A、B中の同一箇所のマトリクスの数字を示す。)により求めることができる。

【0042】このようにして構成される完全魔法陣から、各階調パターンは以下のようにして選定されている。一表示画素を階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $1/4$ 階調に設定するのであれば、連続する4フレーム(F)期間のうちの1フレーム(F)期間においてだけ階調電圧(V_{i+1})を選択し、他の3フレーム(F)期間において階調電圧(V_i)を選択する制御を行えば良い。そこで、図8(a)に示すように、1～4の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて、第1階調パターンの $1/4$ 階調を実現するための4テーブルのうちの第1テーブルを構成する。また、同図に示すように、5～8の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて第1階調パターンの $1/4$ 階調を実現するための4テーブルのうちの第2テーブルを、9～12の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて第1階調パターンの $1/4$ 階調を実現するための4テーブルのうちの第3テーブルを、さらに13～16の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて第1階調パターンの $1/4$ 階調を実現するための4テーブルのうちの第4テーブルを構成する。尚、同図(b)は、各テーブルの階調補助データとしてONデータ{1}が割り当てられたマトリクスに近似された軸を示すものである。

【0043】このようにして構成される第1から第4テーブルを4フレーム(F)期間を1表示期間として順次繰り返すことにより、4フレーム(F)期間で階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $1/4$ 階調が得られる。尚、この実施例では、各グループの軸が各フレーム期間毎に 90° づつ回転するように各テーブルを並べかえる、すなわち、第1テーブル、第

14

2テーブル、第4テーブル、第3テーブルの順序に並べかえて、図10に示す階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $1/4$ 階調を実現するための階調パターンを構成している。このように、隣合うフレーム(F)期間に選択され得るテーブルで、その軸が異ならしめられるように各テーブルの選択順序を決定することにより、表示階調の乱れや表示画面のちらつきをより一層解消することができる。

【0044】また、一表示画素を階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $2/4$ 階調に設定する場合、連続する4フレーム(F)期間のうちの2フレーム(F)期間においてだけ階調電圧(V_{i+1})を選択し、他の2フレーム(F)期間において階調電圧(V_i)を選択する制御を行えば良い。そこで、図9に示すように、1～8の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて、第1階調パターンの $2/4$ 階調を実現するための4テーブルのうちの第1テーブルを構成する。また、9～16の数字が割り当てられたマトリクスに階調補助データとしてONデータ{1}を割り当て、他は階調補助データとしてOFFデータ{0}を割り当てて、第1階調パターンの $2/4$ 階調を実現するための4テーブルのうちの第2テーブルを構成する。また、同様に第1階調パターンの $2/4$ 階調を実現するための4テーブルのうちの第3テーブルおよび第4テーブルを構成することにより、図9に示す階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $2/4$ 階調を実現するための階調パターンを構成している。このようにして構成されるを4フレーム(F)期間を1表示期間として、第1から第4テーブルを順次繰り返すことにより、4フレーム(F)期間で階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $2/4$ 階調が得られる。

【0045】また、一表示画素を階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $3/4$ 階調に設定のであれば、連続する4フレーム(F)期間のうちの3フレーム(F)期間においてだけ(V_{i+1})を選択し、他の1フレーム(F)期間において階調電圧(V_i)を選択する制御を行えば良い。そこで、図10に示す $1/4$ 階調を実現するための4テーブルの階調補助データの反転パターンで階調パターンを構成している。このようにして構成されるを4フレーム(F)期間を1表示期間として、第1から第4テーブルを順次繰り返すことにより、4フレーム(F)期間で階調電圧(V_i)とこれに隣接する階調電圧(V_{i+1})との間の $3/4$ 階調が得られる。

【0046】以上のように、完全魔法陣に基づき構成される 4×4 マトリクスの階調パターンを用いることにより、例えば隣り合う複数の各表示画素に階調電圧(V_i)と階調電圧(V_{i+1})との中間の同一表示階調を表

示させる場合であっても、隣接する表示画面間で階調電圧 (V_i) を選択するフレーム (F) 期間と階調電圧 (V_{i+1}) を選択するフレーム (F) 期間とが均等にばらつくため、フリッカ等の発生を招くことがない。

【0047】また、一表示画面に階調電圧 (V_i) とこれに隣接する階調電圧 (V_{i+1}) との間の2/6階調、4/6階調を設定する場合については、上述したように完全魔法陣が存在しないことから、6×6マトリクスの魔法陣を用い、同様に構成される図11に示す第1から第6テーブルから成る階調パターンを用いた。

【0048】このようにして構成される各階調パターンは、RAMで構成されるそれぞれの階調パターン発生回路311, 321に予め記憶されている。この実施例では、階調パターン発生回路311, 321をRAMで構成したが、ROMで構成しても良い。

【0049】図12は、液晶パネル11の一表示状態を示すもので、このような表示を実現する具体的な動作について説明する。まず、表示画面(1, 1)を第1階調に設定する場合、第1階調に対応する6ビット階調表示データ{000000}が液晶表示装置1の階調信号変換回路301に入力される。この6ビット階調表示データ{000000}は、階調信号変換回路301の階調制御回路331によって16個の階調電圧(V_0, V_1, \dots, V_{15})に対応する4ビット階調表示データ{0000}に変換される。第1階調を得るための6ビット階調表示データ{000000}は、予め用意された16個の階調電圧(V_0, V_1, \dots, V_{15})の内の階調電圧(V_0)に対応することから、演算処理回路351で演算処理されることなく4ビット階調表示データ{0000}が液晶コントローラ251を介してXドライバ101に出力される。そして、Xドライバ101により、この4ビット階調表示データ{0000}に基づいて階調電圧(V_0)が選択され駆動電圧として表示画面(1, 1)に出力され、表示画面(1, 1)を第1階調に設定する。

【0050】表示画面(1, 2)を第4階調に設定する場合、第4階調に相当する6ビット階調表示データ{000011}が階調信号変換回路301に入力される。この6ビット階調表示データ{000011}は、階調制御回路331によって16個の階調電圧(V_0, V_1, \dots, V_{15})に対応する4ビット階調表示データ{0000}に変換される。この第4階調を得るための6ビット階調表示データ{000011}は用意された16個の階調電圧(V_0, V_1, \dots, V_{15})に対応しない中間階調、すなわち、階調電圧(V_0)とこれに隣接する階調電圧(V_1)との間の2/4階調に相当し、第1の階調パターン発生回路311によって制御される必要があるため、階調制御回路331からの出力によって選択回路341は第1階調パターン発生回路311を選択する。第1の指定回路313は、第1階調パターン発生回路311から、表示画面(1, 2)に対応する階調補助データとして第1テ

ブルの1ライン、2カラムの階調補助データ、すなわち、図10中の2/4階調の第1テーブルからOFFデータ{0}を抽出し出力する。これにより、4ビット階調表示データ{0000}には、演算処理回路351によって第1階調パターン発生回路311からの階調補助データとしてOFFデータ{0}が加算処理され、この演算処理回路351からの4ビット階調表示データ{0000}が液晶コントローラ251を介してXドライバ101に出力される。そして、Xドライバ101により、この4ビット階調表示データ{0000}に基づいて階調電圧(V_0)が選択され出力されることになる。

【0051】第2フレーム(F)期間も第1フレーム(F)期間と同様に第4階調に設定するのであれば、図10中の2/4階調の第2テーブルから階調補助データとしてONデータ{1}を抽出し、4ビット階調表示データ{0000}に演算処理回路351で階調補助データが加算処理され、この4ビット階調表示データ{0001}に基づいてXドライバ101から階調電圧(V_1)が出力されることとなる。

【0052】第3フレーム(F)期間も第1フレーム(F)期間と同様に第4階調に設定するのであれば、図10中の2/4階調の第3テーブルから階調補助データとしてOFFデータ{0}を抽出し、4ビット階調表示データ{0000}に演算処理回路351で階調補助データが加算処理され、この4ビット階調表示データ{0000}に基づいてXドライバ101から階調電圧(V_0)が出力されることとなる。

【0053】さらに、第4フレーム(F)期間も第1フレーム(F)期間と同様に第4階調に設定するのであれば、図10中の2/4階調の第4テーブルから階調補助データとしてONデータ{1}を抽出し、4ビット階調表示データ{0000}に演算処理回路351で階調補助データが加算処理され、この加算処理された4ビット階調表示データ{0001}に基づいてXドライバ101から階調電圧(V_1)が出力されることとなる。

【0054】このようにして、第4階調を得るための6ビット階調表示データ{000011}が連続して入力される場合、連続する4フレーム(F)期間を1表示期間とすることにより第4階調の表示が実現される。

【0055】表示画面(1, 2)に隣接する表示画面(1, 3)等においても同様に第4階調を設定する場合であっても、この実施例では表示画面(2, 1)と表示画面(1, 3)等の隣接する表示画面とは、階調電圧(V_0)を選択するフレーム(F)期間および階調電圧(V_1)を選択するフレーム(F)期間とが互くバランスするように階調パターンが選定されているため、フリッカ等の発生を招くことがない。

【0056】ところで、上記した場合は、表示画面(1, 2)について入力される6ビット階調表示データが、4フレーム(F)期間中のいずれにおいても第4階

17

調を得るための6ビット階調表示データ{000011}である場合を示したが、例えば動画等では、各フレーム(F)期間毎に入力される6ビット階調表示データが異なってくる場合がある。

【0057】そこで、第2フレーム(F)期間で第5階調を得るための6ビット階調表示データ{000100}が入力された場合について説明する。この6ビット階調表示データ{000100}は、上記したと同様に階調制御回路331によって16個の階調電圧(V0, V1, …V15)に対応する4ビット階調表示データ{0000}に変換される。そして、この第5階調を表示させるための6ビット階調表示データ{000100}は用意された16個の階調電圧(V0, V1, …V15)に対応しない中間調であるため、第2の階調パターン発生回路311によって制御される必要がある。従って、変換された4ビット階調表示データ{0000}は、図11中の2/6階調の第2テーブルから階調補助データとしてONデータ{1}を抽出し、4ビット階調表示データ{0000}に演算処理回路351で階調補助データが加算処理され、この加算処理された4ビット階調表示データ{0001}に基づいてXドライバ101から階調電圧(V1)が出力されることとなる。

【0058】動画等では、一表示画素について入力される6ビット階調表示データが、各フレーム期間(F)毎に異なってくる。このような場合、16個の階調電圧(V0, V1, …V15)で表現しきれない階調が存在しても、視覚的に階調を区別することは困難であるため、上記したように、入力される6ビット階調表示データに基づいて各フレーム(F)期間毎にそれぞれ表示を行えば良い。このようなことから、16以上の階調電圧(V0, V1, …V15)と組み合わせることが有効である。

【0059】次に、図12に示すように、表示画素(1, 5)に第4階調を設定する場合について説明する。上記したと同様に第4階調に相当する6ビット階調表示データ{000011}は、4ビット階調表示データ{0000}に変換される。そして、用意された16個の階調電圧(V0, V1, …V15)に対応しない中間調であるため、第1階調パターン発生回路311によって制御される必要があることから、この4ビット階調表示データ{0000}は、図6に示す2/4階調の階調パターンを構成する第1テーブルの1ライン、1カラムのデータ、すなわち階調補助データとしてONデータ{1}が演算処理回路351で加算処理され、演算処理された4ビット階調表示データ{0001}が液晶コントローラ251を介してXドライバ101に出力される。そして、Xドライバ101からは、この4ビット階調表示データ{0001}に基づいて階調電圧(V1)が選択され出力されることになる。

【0060】また、第2フレーム(F)期間で表示画素(1, 5)に第5階調を設定する場合、図11に示す4

18

／6階調の階調パターンを構成する第2テーブルの1ライン、5カラムのデータ、すなわち階調補助データとしてOFFデータ{0}が演算処理回路351で加算処理され、4ビット階調表示データ{0000}に基づいて階調電圧(V0)が選択され出力されることとなる。

【0061】以上のように、この実施例の液晶表示装置1によれば、32個の電圧レベルを備えた16個の方形波階調電圧(V0, V1, …V15)を用いて64階調表示を実現することができる。しかも、この実施例では各階調パターンを構成する各テーブルの各マトリクスには、魔法陣もしくは完全魔法陣の概念に基づいてON／OFFの制御が成されるように1ビットの階調補助データが割り当てられて構成されており、さらに各電圧レベル間の1/4階調よりも小さい、あるいは3/4階調よりも大きい中間調の利用を避けているため、フリッカの発生がなく、表示品位の高い多階調の画像表示を実現することができる。

【0062】ところで、上述した実施例では、16個の階調電圧(V0, V1, …V15)を用意したが、本発明はこれに限定されるものではなく、種々の階調電圧と組み合わせ有効に作用する。

【0063】また、この実施例では、16個の階調電圧(V0, V1, …V15)に連続する4フレーム(F)期間および6フレーム(F)期間での制御を組み合わせる用いたが、何等これに限定されるものではなく、連続する5フレーム(F)期間および7フレーム(F)期間での制御を組み合わせても良く、あるいは連続する4フレーム(F)期間および6フレーム(F)期間での制御に、さらに5フレーム(F)期間で制御する場合等を追加することにより、より少ない階調電圧数で64階調表示を実現することができる。

【0064】この実施例では、表示画素が正方配列される液晶パネル11を例にとり説明したが、デルタ配列等の場合でも良いことは言うまでもない。また、この実施例では、予め用意された電圧レベルの中間の表示階調を実現する具体的な手法として、連続する複数フレーム(F)期間で隣接する階調電圧のいずれか一方が選択出力されるように構成したが、このように必ずしも隣接する階調電圧を選択する必要はない。すなわち、階調電圧(V1)と階調電圧(V2)との中間の階調表示を行なう場合、階調電圧(V0)と階調電圧(V2)あるいは階調電圧(V0)と階調電圧(V3)等を選択するようにしても良く、また複数フレーム期間で2種類以上の階調電圧を選択するように制御しても良い。

【0065】このような制御は、各マトリクスに2ビット以上の階調補助データを割り当てることにより容易に行なうことができ、一層の多階調化を実現可能にする。さらに、この実施例では、各階調パターン発生回路311, 321は、液晶パネル11の表示画素領域を、図4(a), (b)に示すように、四角形状を成す16個の

表示画素（ 4×4 マトリクス）および 36 個の表示画素（ 6×6 マトリクス）の制御単位とし、複数のブロックに区切って制御するよう構成したが、これら制御単位は、必ずしも略正方配列されたパターンとする必要はなく、図 13 に示すような配列等、種々選ぶことができる。

【0066】ところで、この実施例では、外部から入力される 6 ビット階調表示データは、階調信号変換回路 301 を介して 4 ビット階調表示データに変換された後、液晶コントローラ 251 に入力されるように構成したが、例えば図 14 (a), (b) に示すように外部から入力される階調表示データを直接液晶コントローラ 251 に入力される、または階調信号変換回路 301 を介して入力されるといった接続形態が選択可能のようにセレクト回路 601, 603 を設けておくことと良い。

【0067】このようにすることで、外部から入力される階調表示データのビット数に合わせて複数種の液晶表示装置を設計する必要がなくなる。例えば、図 14 (a) に示すように構成することで、外部から入力される階調表示データが 4 ビットの場合は、セレクト回路 601, 603 の切り換えにより、階調信号変換回路 301 を介することなく 4 ビット階調表示データを液晶コントローラ 251 を介して出力させることができる。すなわち、外部から入力される階調表示データが 4 ビットであっても、また 6 ビットであっても共通の液晶表示装置 1 により階調表示を実現できる。

【0068】尚、この実施例では、アクティブマトリクス型の液晶表示装置を例にとり説明したが、この他にも種々の表示装置に適用することができ有効に作用する。結論として、上述の実施例は、入力される多階調表示データが予め用意されている電圧レベルの中間の電圧レベルに対応する場合に、この多階調表示データに基づき第 1 階調パターン発生回路と第 2 階調パターン発生回路のいずれか一方の出力に応じて所定の電圧レベルを選択して出力するよう選択制御手段を制御するため少ない電圧レベル数で多階調の表示を実現することができる。これにより、装置の低価格あるいは小型化を達成することができる。また、多階調表示データに基づいて、異なるフレーム期間 (F) 数で制御される第 1 階調パターン発生回路と第 2 階調パターン発生回路のいずれか一方の出力に応じて所定の電圧レベルを選択することにより多階調表示のために制御すべきフレーム期間 (F) 数を増大させないようにできる。このため、フリッカ等の発生および表示品位の低下を防止して多階調表示を実現できる。

【0069】以上のように、魔法陣もしくは完全魔法陣に基づいて選定される階調パターンを用いて、予め設定される階調電圧に対応しない階調表示データに基づく表示を行なうことにより、フリッカ等の表示不良の発生を効果的に防止できる。そして、このような階調パターンを複数組み合わせる用いることにより、上述した効果は

一層顕著となる。

【0070】また、 m (m は 2 以上の正の整数) フレーム期間で一表示階調が得られる第 1 階調パターンを発生する第 1 階調パターン発生回路と、 n (n は m よりも大きい正の整数) フレーム期間で一表示階調が得られる第 2 階調パターンを発生する第 2 階調パターン発生回路とを組み合わせる用いることにより、予め設定される階調電圧に対応しない階調表示データに基づく表示に際して、表示期間の増大なく、フリッカ等の表示不良の発生を効果的に防止できる。

【0071】特に、第 1 階調パターンあるいは第 2 階調パターンを、魔法陣もしくは完全魔法陣に基づいて選定することで、上述した効果は一層顕著となる。ところで、上述した実施例では、液晶表示装置 1 の各 X ドライバとして、階調電圧発生回路 301 から供給される複数の階調電圧の中から、少なくとも一階調電圧を階調表示データに基づいて選択し出力する電圧選択方式の例を説明した。しかしながら、本発明はこのような X ドライバの構成に限定されるものではない。例えば外部から入力される基準電圧を各 X ドライバ内で抵抗分割あるいは容量分割することにより複数の階調電圧を設定し、階調表示データに基づいて少なくとも一階調電圧を選択出力する DAC (Digital Analog Converter) 方式であっても良い。

【0072】このような DAC 方式の採用は各 X ドライバの回路規模を若干増大させることになるが、階調電圧発生回路 501 を設ける場合よりも外部からの入力配線数を低減できる。

【0073】また、上述した実施例では、X ドライバ 101 や Y ドライバ 201 が液晶パネル 11 の外部に独立に設けられこの液晶パネル 11 に接続される構成の液晶表示装置 1 について説明したが、この構成は X ドライバ 101 や Y ドライバ 201 が多結晶シリコン等を利用して液晶パネル 11 と一体的に形成されるよう変更してもよい。この変更はこれらドライバ 101, 201 と液晶パネル 11 とを接続する配線の煩わしさを緩和することができる。

【0074】

【発明の効果】本発明によれば、表示品位の低下およびフリッカ等の発生を招くことなく多階調表示を実現できる。

【図面の簡単な説明】

【図 1】図 1 は、本発明の一実施例に係る液晶表示装置の概略構成図である。

【図 2】図 2 は、図 1 に示す X ドライバの概略構成図である。

【図 3】図 3 は、図 1 に示す階調電圧発生回路によって発生される階調電圧波形を示す図である。

【図 4】図 4 は、図 1 に示す階調パターン発生回路により制御される制御単位を示す図である。

【図 5】図 5 は、図 1 に示す液晶表示装置の多階調表示

21

の概念を説明するための図である。

【図6】図6は、4×4マトリクスの完全魔法陣を説明するための図である。

【図7】図7は、図6に示す4×4マトリクスの完全魔法陣の作成方法を説明するための図である。

【図8】図8は、図6に示す完全魔法陣に基づく一階調パターンの作成を説明するための図である。

【図9】図9は、図6に示す完全魔法陣に基づく他の一階調パターンの作成を説明するための図である。

【図10】図10は、図6に示す完全魔法陣に基づいて作成され、図1に示す第1階調パターン発生回路に記憶された4×4マトリクスの階調パターンを示す図である。

【図11】図11は、魔法陣に基づいて作成され、図1における第2階調パターン発生回路に記憶された6×6マトリクスの階調パターンを示す図である。

22

【図12】図12は、図1に示す液晶表示装置の一表示例を示す図である。

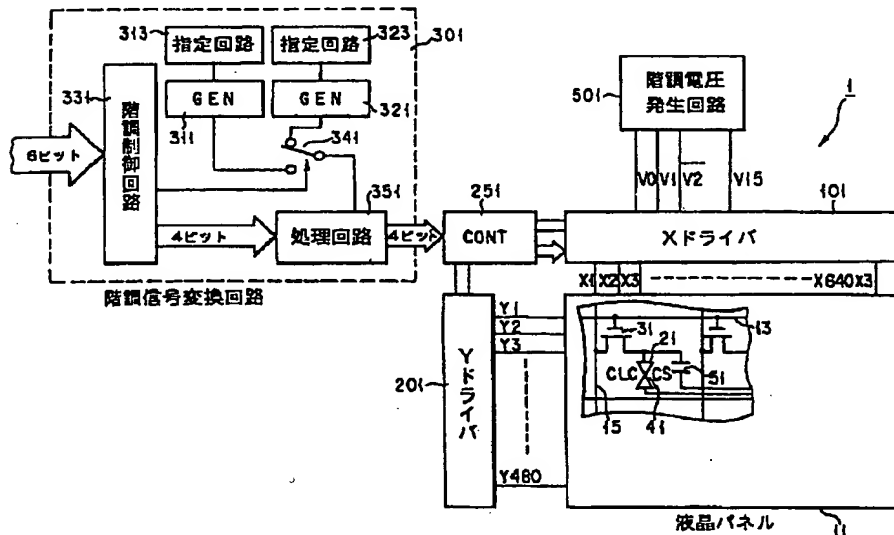
【図13】図13は、図1に示す液晶表示装置の他の制御単位を示す図である。

【図14】図14は、図1に示す液晶表示装置の変形例の構成を概略的に示す図である。

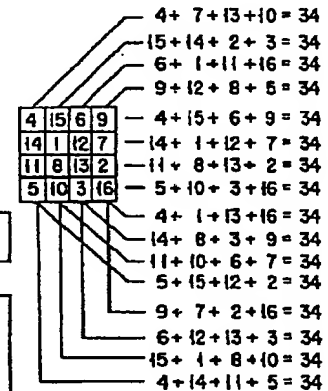
【符号の説明】

- 1 …液晶表示装置、
- 11…液晶パネル、
- 101 …Xドライバ、
- 201 …Yドライバ、
- 251 …液晶コントローラ
- 301 …階調信号変換回路、
- 311 …第1階調パターン発生回路、
- 321 …第2階調パターン発生回路、
- 601, 603 … セレクタ回路。

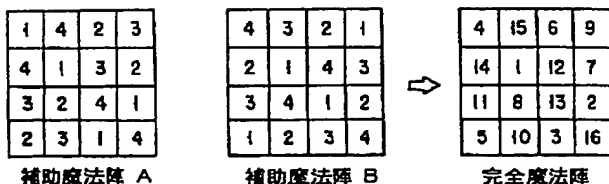
【図1】



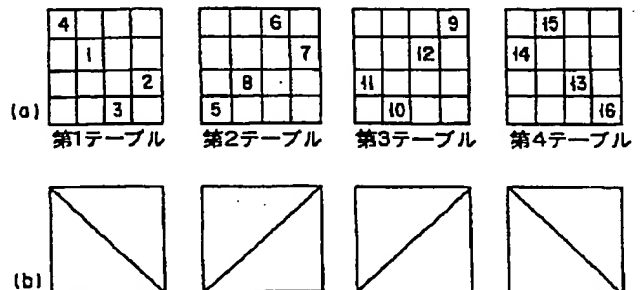
【図6】



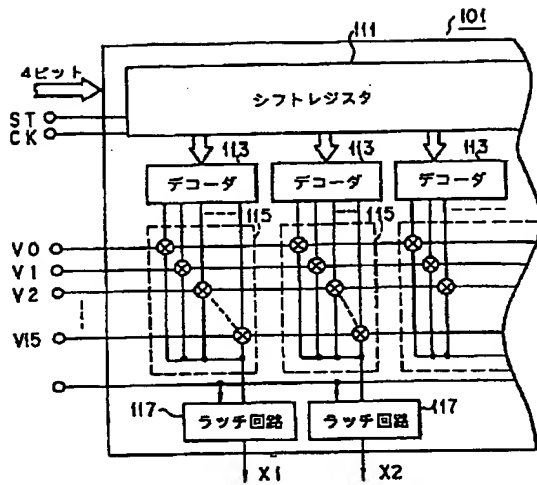
【図7】



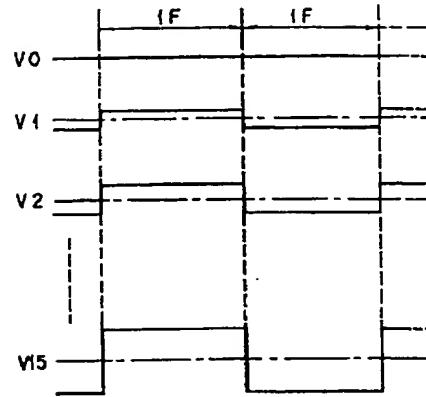
【図8】



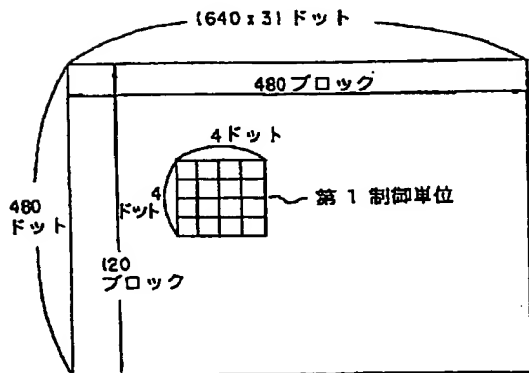
【図2】



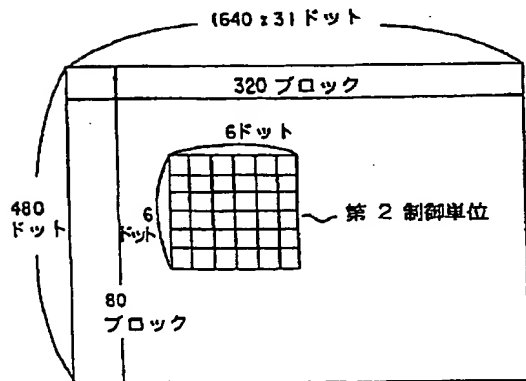
【図3】



【図4】



(a)



(b)

【図9】

4	6		
1		7	
8		2	
5	3		

第1テーブル

15		9	
14		12	
11		13	
10	16		

第2テーブル

4	6		
1		7	
8		2	
5	3		

第3テーブル

15		9	
14		12	
11		13	
10	16		

第4テーブル

【図10】

1	0	0	0
0	1	0	0
0	0	0	1
0	0	1	0

第1テーブル (a)

1	0	1	0
0	1	0	1
0	1	0	1
1	0	1	0

第2テーブル (b)

0	0	1	0
0	0	0	1
0	1	0	0
1	0	0	0

第3テーブル (c)

0	1	0	0
1	0	0	0
0	0	1	0
0	0	0	1

第4テーブル (d)

0	0	0	1
0	0	1	0
1	0	0	0
0	1	0	0

1/4

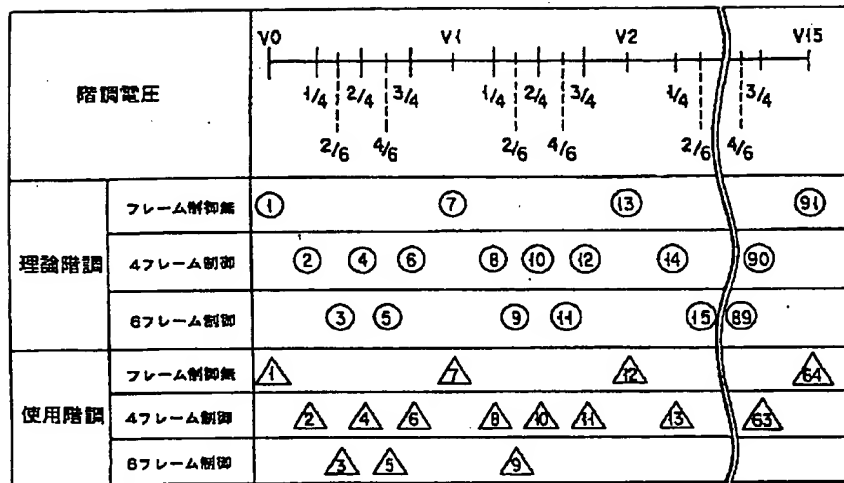
0	1	0	1
1	0	1	0
1	0	1	0
0	1	0	1

2/4

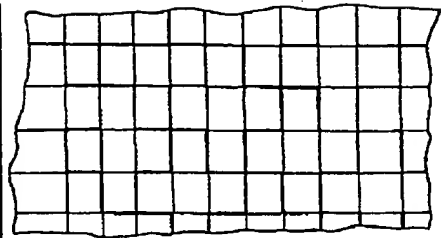
1	1	1	1
1	0	1	1
1	1	1	0
1	1	1	1

3/4

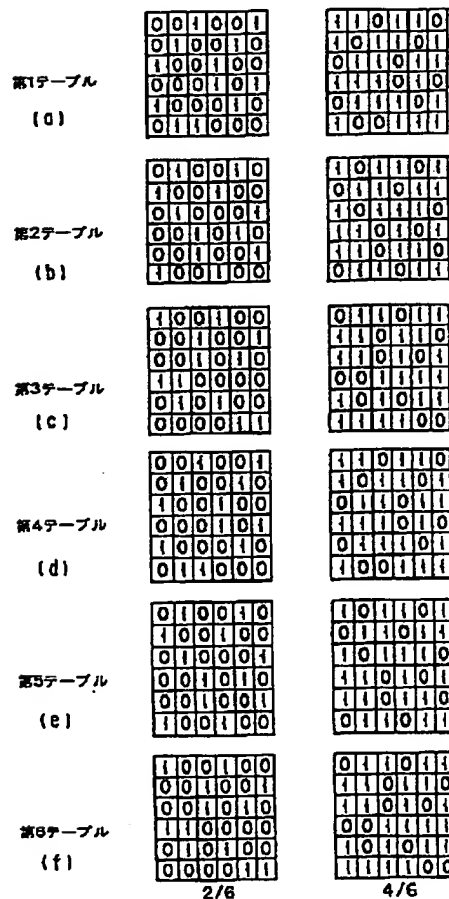
【図5】



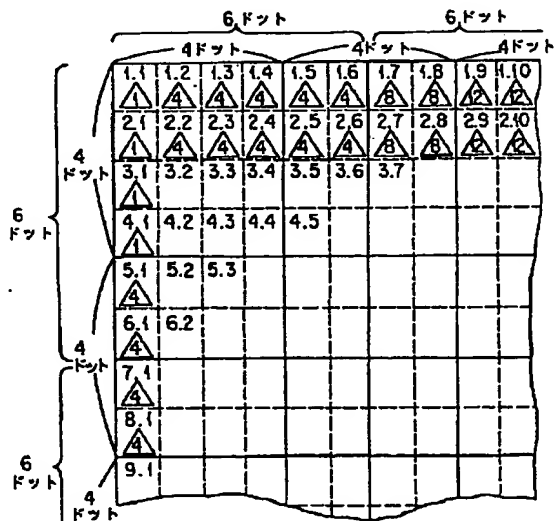
【図13】



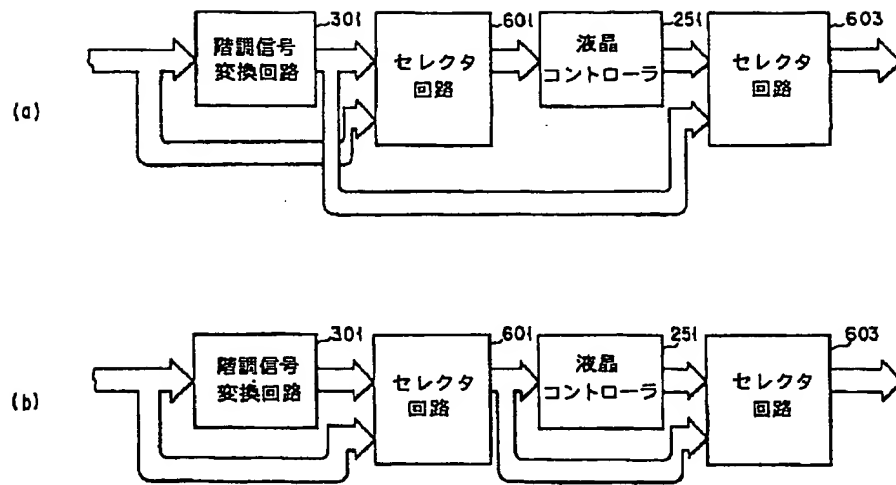
【図11】



【図12】



【図 1 4】



フロントページの続き

(72)発明者 有田 績
東京都杉並区上井草 1-19-4
(72)発明者 柳澤 俊夫
兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内

(72)発明者 山本 和義
兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内
(72)発明者 村田 浩義
兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内
(72)発明者 浜側 裕之
兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内